

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

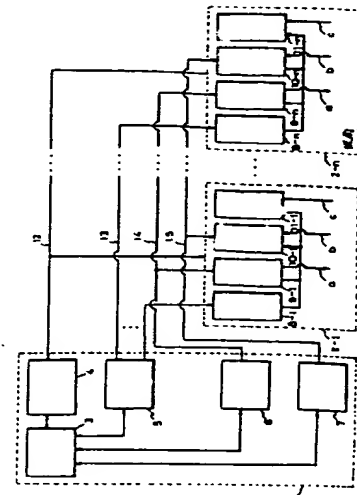
**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(54) INTERFACE CONTROL CIRCUIT

(11) 5-216782 (A) (43) 27.8.1993 (19) JP
 (21) Appl. No. 4-47688 (22) 4.2.1992
 (71) NEC IBARAKI LTD (72) HIDENORI ISHIKAWA
 (51) Int. Cl. G06F13/00, G06F13/24

PURPOSE: To individually control the connection/disconnection of plural slave stations, to which dizzy chain connection is executed, according to an instruction from a master station.

CONSTITUTION: By generating respective select signals corresponding to plural slave stations 2-1-2-n and distributing the select signals respectively corresponding to the plural slave stations 2-1-2-n, data transfer through an internal interface bus 12, to which dizzy chain connection is executed, can be controlled in respect to the arbitrary number of slave stations. When a fault is detected at any one of the plural slave stations 2-1-2-n, the slave station having the fault can be disconnected from the external interface bus 12. On the other hand, since the generation of a reset signal distributed from the master station can be controlled by the select signal, the arbitrary number of slave stations can be reset from the master station 1. Further, device numbers can be applied from the master station 1 to the slave stations 2-1-2-n by device number application mode signals and the select signals.



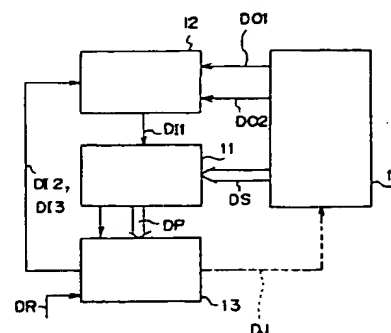
3: central processing unit, 4, 8-1...8-n: interface control circuit, 5: slave station select signal generating circuit, 6: slave station reset signal generation circuit, 7: device number application mode generation circuit, 9-1...9-n: reset control circuit, 10-1...10-n: device number setting control circuit, 11-1...11-n: fault information data transfer suppression circuit

(54) DEVICE AND METHOD FOR TESTING SERIAL DATA OUTPUT DEVICE

(11) 5-216783 (A) (43) 27.8.1993 (19) JP
 (21) Appl. No. 4-19903 (22) 5.2.1992
 (71) FUJITSU LTD (72) KANEMI HIRATA
 (51) Int. Cl. G06F13/00, G01R31/00, G06F11/22, G10H1/00

PURPOSE: To provide the device and method for testing so as to test the function of a device for outputting irregular serial data such as music, for example, especially.

CONSTITUTION: This device is provided with a serial/parallel converting means 11 to convert serial data DS to parallel data DP based on a first internal control signal DI1, control supporting means 12 to output the first internal control signal DI1 based on first and second control output signals DO1 and DO2 and second and third internal control signals DI2 and DI3 and control means 13 to judge the function of an object 14 to be tested by comparing the parallel data DP with reference data DR, and the second and third internal control signals DI2 and DI3 are outputted from the control means 13 to the control supporting means 12.



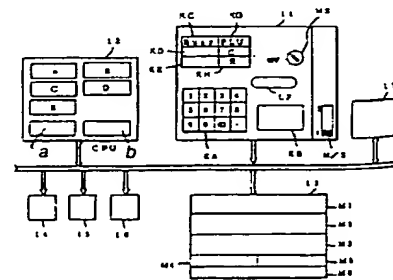
DJ: set data

(54) DATA PROCESSOR

(11) 5-216784 (A) (43) 27.8.1993 (19) JP
 (21) Appl. No. 4-277673 (22) 24.9.1992
 (71) CASIO COMPUT CO LTD (72) TERUO INOUE
 (51) Int. Cl. G06F13/00, G06F15/21, G07G1/14

PURPOSE: To alternatively execute a specified function at another device without executing the specified function in vain by preventing the specified function from being executed according to the instruction of an instructing means, and transmitting the execution instruction information of the specified function to the other data processor.

CONSTITUTION: An input part 11 of a master side electronic cash register (ECR) is provided with a key KC to be operated when there are a lot of customers and registration is congested, and a date/time input key KD to be operated in the case of setting the schedule set date/time or the like in addition to various function keys and on the keyboard of the input part 11, a mode changeover switch MS is provided. When there are a lot of customers, registration is congested and the key KC is operated, the right of schedule execution is moved to a slave side ECR. In this case, when the function can not be executed even at the slave side ECR, the right of schedule execution is moved from this ECR to the other slave side ECR, and the ECR enabling the execution executes the schedule.



14: drawer, 15: display, 16: printer, 17: timer, KB: function key, KC: cash/deposit, LP: schedule start, M/S: master/slave switch, (a): arithmetic part, (b): control part, M1: PLU sum, M2: sum by transactions, M3: other sum, M4: schedule contents, M5: schedule time, M6: schedule content transfer

JP05216782 A 19930827 Heisei
AI JP1992-47688 (JP04047688 Heisei) 19920204
SO PATENT ABSTRACTS OF JAPAN, Unexamined Applications, Section: P, Sect.
No. 1655, Vol. 17, No. 662, P. 38 (19931207)
IC ICM (5) G06F013-00
ICS (5) G06F013-24
CC 45.2 INFORMATION PROCESSING - Memory unit
AB PURPOSE: To individually control the connection/disconnection of
plural
slave stations, to which dizzy chain connection is executed,
according to
an instruction from a master station.
CONSTITUTION: By generating respective select signals corresponding to
plural slave stations 2-1-2-n and distributing the select signals
respectively corresponding to the plural slave stations 2-1-2-n, data
transfer through an internal interface bus 12, to which dizzy chain
connection is executed, can be controlled in respect to the arbitrary
number of slave stations. When a fault is detected at any one of the
plural slave stations 21-2-n, the slave station having the fault can
be
disconnected from the external interface bus 12. On the other hand,
since
the generation of a reset signal distributed from the master station
can
be controlled by the select signal, the arbitrary number of slave
stations
can be reset from the master station 1. Further, device numbers can be
applied from the master station 1 to the slave stations 2-1-2-n by
device
number application

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-216782

(43)公開日 平成5年(1993)8月27日

(51)Int.Cl.⁵

G 0 6 F 13/00
13/24

識別記号

3 0 1 M 7368-5B
3 1 0 B 9072-5B

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数4(全 6 頁)

(21)出願番号 特願平4-47688

(22)出願日 平成4年(1992)2月4日

(71)出願人 000119793

茨城日本電気株式会社

茨城県真壁郡関城町関館字大茶367-2

(72)発明者 石川 英則

茨城県真壁郡関城町関館字大茶367の2

茨城日本電気株式会社内

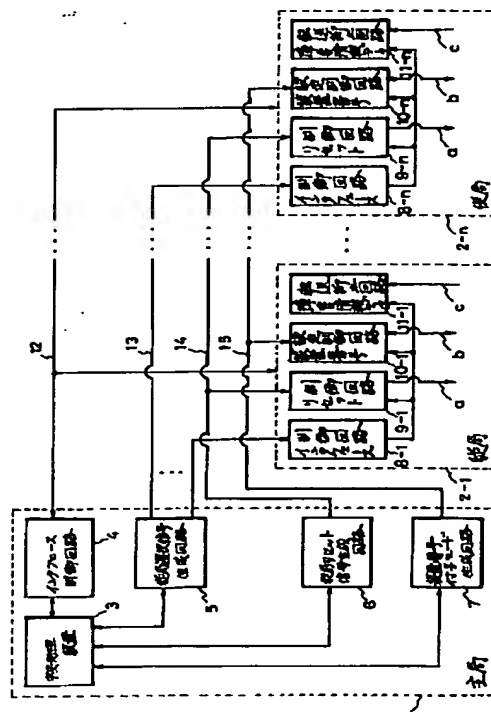
(74)代理人 弁理士 山川 政樹

(54)【発明の名称】 インターフェース制御回路

(57)【要約】

【目的】 ディジーチェイン接続された複数の従局の接続・切り離しを主局からの指示により個別に制御できるようにする。

【構成】 複数の従局に対する各々の選択信号を生成し、複数の従局にそれぞれ対応した選択信号を分配することにより、ディジーチェイン接続された外部インターフェースバスを介したデータ転送が任意数の従局に対して制御できる。また、複数の従局のうちいずれかの従局の障害が検出された場合、障害の従局を外部インターフェースバスから切り離すことができる。また、主局から分配されるリセット信号を選択信号によって生成制御できるため、主局から任意数の従局に対しリセット動作を行わせることが可能になる。さらに、装置番号付与モード信号と選択信号とによって、主局から従局へ装置番号が付与できる。



【特許請求の範囲】

【請求項 1】 主局と複数の従局との間を外部インターフェースバスを介してディジーチェーン接続すると共に前記外部インターフェースバスを介し前記主局と複数の従局間のデータ転送を制御するインターフェース制御回路において、

前記複数の従局毎の選択信号を生成する選択信号生成回路を前記主局内に設けると共に、生成された選択信号を各従局毎に分配する選択信号分配インターフェースを前記主局と従局間に設け、前記従局には、前記選択信号分配インターフェースにより分配され前記複数の従局のうちの任意数の従局を選択する選択信号に基づいて前記外部インターフェースバス上の転送データの取り込みの可否を制御する制御回路を設けたことを特徴とするインターフェース制御回路。

【請求項 2】 請求項 1 記載のインターフェース制御回路において、

前記複数の従局のうちいずれかの従局の障害が検出された場合、前記主局は障害が検出された従局の外部インターフェースバスからの切り離しを指示すると共に、従局内に、前記任意数の従局を選択する選択信号に基づいて前記外部インターフェースバスを介する障害情報の送出を抑止する障害情報転送抑止回路を設けたことを特徴とするインターフェース制御回路。

【請求項 3】 請求項 1 記載のインターフェース制御回路において、

前記従局へ送出するリセット信号を生成するリセット信号生成回路を前記主局に設けると共に、前記主局と従局間には、生成されたリセット信号を前記外部インターフェースバス上にデータ変換して分配するリセット信号分配インターフェースを設け、前記従局には、分配されたリセット信号と前記任意数の従局を選択する選択信号とに基づいてリセット信号を生成するリセット制御回路を設けたことを特徴とするインターフェース制御回路。

【請求項 4】 請求項 1 記載のインターフェース制御回路において、

前記従局へ装置番号を付与するための装置番号付与モード信号を生成する装置番号付与モード生成回路を前記主局に設けると共に、前記主局と従局間には、前記装置番号付与モード信号を分配する装置番号付与モード分配インターフェースを設け、前記従局には、分配された装置番号付与モード信号と前記任意数の従局を選択する選択信号とに基づいて前記外部インターフェースバス上の装置番号を取り込む装置番号設定制御回路を設けたことを特徴とするインターフェース制御回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、主局と複数の従局との間を外部インターフェースバスを介してディジーチェーン接続すると共に外部インターフェースバスを介し主局

と複数の従局間のデータ転送を制御するインターフェース制御回路に関する。

【0002】

【従来の技術】 従来、主局と複数の従局との間をディジーチェーン接続し、主局が従局に対してデータを転送する場合は、主局がディジーチェーン接続された外部インターフェースバス上に所望の従局の個別装置番号を送出して従局を選択し、その後該当の従局へデータを転送するようにしている。また、これと異なる従局とデータ転送を行う場合は、同様に、再度該当の従局の個別装置番号を送出して選択した後、データ転送を行うようにしている。

【0003】

【発明が解決しようとする課題】 上述した従来のインターフェース制御回路は、装置番号が他の従局と重複しているような場合には、ディジーチェーン接続された外部インターフェースバス上で競合が発生し、データを転送することができないという欠点があった。また、従局の個別装置番号が誤設定されていたり、また障害により装置番号が変わっていた場合等も同様に従局へデータ転送することができない。したがって、このような場合には、従局において、個別装置番号を再設定するか、または固有の装置番号を有する従局と入れ替えしなければ外部インターフェースバスを使用してのデータ転送が不可能になるという欠点もあった。また、データ転送を行う場合、各従局毎にデータを転送しており、任意の数の従局に対して一括してデータ転送を行うことができないという欠点があった。さらに従局をリセットする場合には個別または全体を一括してリセットしており、任意の数の従局を一括してリセットできないという欠点もあった。

【0004】

【課題を解決するための手段】 上述の課題を解決するために本発明は、複数の従局毎の選択信号を生成する選択信号生成回路を主局内に設けると共に、生成された選択信号を各従局毎に分配する選択信号分配インターフェースを主局と従局間に設け、従局には、選択信号分配インターフェースにより分配され上記複数の従局のうちの任意数の従局を選択する選択信号に基づいて外部インターフェースバス上の転送データの取り込みの可否を制御する制御回路を設けたものである。また、複数の従局のうちいずれかの従局の障害が検出された場合に主局は障害となった従局の外部インターフェースバスからの切り離しを指示すると共に、従局内に、上記任意数の従局の選択を行う選択信号に基づいて外部インターフェースバスを介する障害情報の送出を抑止する障害情報転送抑止回路を設けたものである。また、従局へ送出するリセット信号を生成するリセット信号生成回路を主局に設けると共に、主局と従局間には、生成されたリセット信号を外部インターフェースバス上にデータ変換して分配するリ

セット信号分配インターフェースを設け、従局には、分配されたリセット信号と上記任意数の従局を選択する選択信号とに基づいてリセット信号を生成するリセット制御回路を設けたものである。また、従局へ装置番号を付与するための装置番号付与モード信号を生成する装置番号付与モード生成回路を主局に設けると共に、主局と従局間には、装置番号付与モード信号を分配する装置番号付与モード分配インターフェースを設け、従局には、分配された装置番号付与モード信号と上記任意数の従局を選択する選択信号とに基づいて外部インターフェースバス上の装置番号を取り込む装置番号設定制御回路を設けたものである。

【0005】

【作用】選択信号分配インターフェースにより分配される選択信号により複数の従局のうちの任意数の従局に対して外部インターフェースバスを介するデータ転送が可能になる。また、複数の従局のうちいずれかの従局の障害が検出された場合、障害の従局を外部インターフェースバスから切り離すため、外部インターフェースバスの運用が続行できる。また、主局から任意数の従局に対しリセット動作を行わせることができる。また、装置番号付与モード信号と選択信号とによって、主局から従局に対し装置番号が付与できるため、従局において装置番号の再設定を不要にすると共に、固有の装置番号を有する従局への置き換えを不要とし、この結果従局側に装置番号を有する必要が無くなる。

【0006】

【実施例】以下、本発明について図面を参照して説明する。図1は本発明に係るインターフェース制御回路の一実施例を示すブロック図である。同図において、1は主局であり、この主局1は、中央処理装置3、インターフェース制御回路4、従局選択信号生成回路5、従局リセット信号生成回路6、装置番号付与モード生成回路7から構成されている。また、2-1~2-nは従局であり、各従局2-1~2-nはそれぞれ、インターフェース制御回路8-1~8-n、リセット制御回路9-1~9-n、各装置番号設定制御回路10-1~10-n、障害情報データ転送抑止回路11-1~11-nから構成されている。なお、12はディジーチェーン接続された外部インターフェースバス、13は選択信号分配インターフェース、14はディジーチェーン接続されたリセット信号分配インターフェース、15はディジーチェーン接続された装置番号付与モード分配インターフェースであり、また、aはリセット信号、bは装置番号情報、cは障害情報である。

【0007】次に動作について説明する。まず、最初に主局1と従局2-1~2-nとの間のディジーチェーン接続された外部インターフェースバス12（以下、バス12）を介したデータ転送動作について説明する。主局1内の中央処理装置3は、従局2-1~2-nと通信を

行う場合、各従局2-1~2-nの中でアクセスしたい従局の装置固有の装置番号をインターフェース制御回路4へ指示する。インターフェース制御回路4は、中央処理装置3の指示によって例えば従局2-1にアクセスする場合、従局2-1に固有の装置番号をバス12に送出する。従局2-1は、バス12上の固有な装置番号が自局の番号に該当するか否かを判別する。もし、自局の番号に該当していれば、以降バス12上に到来する転送データを取り込むようにして、中央処理装置3との通信を開始する。

【0008】次に、中央処理装置3が従局2-nと通信したければ、再度インターフェース制御回路4へ従局2-nの装置固有の装置番号をインターフェース制御回路4へ指示する。インターフェース制御回路4は、中央処理装置3の指示によって例えば従局2-1にアクセスする場合、従局2-1に固有の装置番号をバス12に送出する。この場合、通信中の従局2-1は、バス12上の従局2-nに固有な装置番号を検出すると、以降バス12からの転送データの取り込みを抑止する。しかし、従局2-nは、バス12上の固有の装置番号が自局の番号に該当するため、以降バス12から到来する転送データの取り込みを開始し、自局に該当する装置番号がバス12上に到来するまで転送データの取り込みを続行する。

【0009】次に、主局1と従局2-1~2-nとのデータ転送において、例えば従局2-nが障害を起こしてバス12へ動作支障を与えたときの従局2-nのバス12からの切り離し動作を説明する。主局1内の中央処理装置3は、従局2-nが障害を引き起こしてバス12の状況がおかしい場合、従局2-nからの障害情報をもとに、従局2-nの選択信号を生成している従局選択信号生成回路5に対し、従局2-nの切り離し指示を与える。この切り離し指示を受けた従局選択信号生成回路5は、選択信号分配インターフェース13（以下、インターフェース13）の接続信号を切り離し信号に変える。このインターフェース13の信号が切り離し信号に変わると、従局2-nのインターフェース制御回路8-nが働き、バス12上の主局1からの転送データが抑止される。また、自局内の主局1との制御回路8-nをディセーブル状態とすることにより、バス12から切り離す。なお、上記切り離し動作に関しては、インターフェース13の選択信号により任意の数の従局の切り離し制御が可能である。また、主局1から従局2-1~2-nに対してのデータ転送に関しては、従局選択信号生成回路5からの選択信号により、任意の数の従局がバス12上から転送データを取り込むことができ、したがって任意数の従局に対するデータ転送が可能となる。

【0010】次に、主局1と従局2-1~2-nとのデータ転送において、1つの従局2-nが障害を引き起こし、バス12を介して主局1へ障害情報を転送中の従局2-nの障害情報転送抑止動作について説明する。従局

2-nが障害を引き起こしているときは主局1に対し障害情報を出し続ける。中央処理装置3は、上記したと同様に、従局選択信号生成回路5に対し、従局2-nの切り離しを指示する。インターフェース13を介した従局2-nの切り離し信号により、インターフェース制御回路8-nが働き、障害情報データ転送抑止回路11-nに対し、バス12への障害情報送出を抑止し、この結果、従局2-nから主局1への障害情報の送出が阻止される。なお、上記障害情報送出抑止動作に関しては、インターフェース13の選択信号により、任意数の従局に対して制御可能となる。

【0011】次に、主局1と従局2-1~2-nとのリセット指示動作において、1つの例えば従局2-nに対してリセット指示を行い、他の従局に対してはリセット指示を行わないような動作について説明する。主局1内の中央処理装置3は、リセットしたい従局2-nのみの選択信号を出力するように、従局選択信号生成回路5へ指示する。この結果、従局選択信号生成回路5は、従局2-nのみにに対して接続指示信号を送出し、他の従局に対しては切り離し指示信号を送出する。従局選択信号生成回路5からの接続指示信号及び切り離し指示信号は、インターフェース13を介してそれぞれの従局側のインターフェース制御回路8-1~8-nに分配される。また、中央処理装置3からの従局に対するリセット指示が従局リセット信号生成回路6へ送出され、ディジーチェーン接続されたリセット信号分配インターフェース14を介して全従局に分配される（本動作に関しては、説明簡略化のために、従局リセット信号生成回路6と複数の従局2-1~2-nとを直接ディジーチェーン接続して説明したが、本来は、従局リセット信号生成回路6によってリセット信号がデータ変換されてインターフェース制御回路4を介して複数の従局へ分配される）。そして、従局2-nは、リセット制御回路10-nにより上記の選択信号とリセット信号とから自局のリセット信号を生成し、自局をリセットする。なお、上記従局側のリセット動作に関しては、インターフェース13の選択信号により、任意数の従局に対するリセット制御が可能である。

【0012】次に、主局1と従局2-1~2-nとの間で固有な装置番号を2つの従局で有するような場合において、バス12上で競合が生じたときに、主局1の指示により上記装置番号を変更する動作を説明する。なおここでは、従局2-1と従局2-nとの間で装置番号が競合した場合の例について説明する。主局1内の中央処理装置3は、インターフェース制御回路4及びバス12を介して従局2-1~2-nと通信を行っているが、この場合バス12の動作異常を検出すると、上記したような従局の切り離し制御を行い、この結果、各従局のインターフェース制御回路8-1~8-nの制御が行われて1台の従局だけに接続指示が与えられる。

【0013】次に、中央処理装置3は、バス12に接続されている従局の装置番号を読みだす。同様に他の全ての従局に対しても同様な処理を行い、従局2-1と従局2-nとが同一の装置番号を有していることを認識する。この場合、中央処理装置3は、装置番号付与モード生成回路7へ装置番号の変更を要求する。装置番号付与モード生成回路7は、全ての従局にディジーチェーン接続された装置番号付与モード分配インターフェース15を介して従局の有する装置番号の変更通知を行う。従局側は、選択信号分配インターフェース13を介した選択信号と装置番号付与モード分配インターフェース15を介した装置番号変更通知とにより、装置番号の変更処理動作を行う。即ち、各従局内の装置番号設定制御回路10-1~10-nの制御により自局の装置番号の変更処理動作に入る。

【0014】従局が装置番号の変更処理動作に入ると、中央処理装置3は、従局間の装置番号が互いに重複しないような装置固有の装置番号をバス12を介して従局側へ送出する。従局側は、バス12上に転送されてきた固有の装置番号を取り込み、以前に有していた装置番号と置き換える。こうして従局側は装置独自の装置番号を有することになる。また、従局側が装置固有の装置番号を有しないシステムにおいては、システムの立ち上げ時に主局側から装置番号を設定できるので、従局側での装置番号の競合を避けることができる。このように、中央処理装置3は、システムの運用を継続させながら、ディジーチェーン接続された外部インターフェースバス12に対し複数の従局の接続・切り離しを制御することができる。

【0015】

【発明の効果】以上説明したように、本発明によれば、複数の従局に対する各々の選択信号を生成し、複数の従局にそれぞれ対応した選択信号を分配することにより、ディジーチェーン接続された外部インターフェースバスを介したデータ転送が任意数の従局に対して制御できる。また、複数の従局のうちいずれかの従局の障害が検出された場合、障害の従局を外部インターフェースバスから切り離すため、外部インターフェースバスの運用が続行できる。また、主局から分配されるリセット信号を選択信号によって生成制御できるため、主局から任意数の従局に対しリセット動作を行わせることが可能になる。また、装置番号付与モード信号と選択信号とによって、主局から従局へ装置番号が付与できるため、従局における装置番号の再設定が不要になると共に、固有の装置番号を有する従局への置き換えが不要となる。この結果、従局側に装置番号を設ける必要も無くなる。

【図面の簡単な説明】

【図1】本発明に係るインターフェース制御回路の一実施例を示すブロック図である。

【符号の説明】

7

1	主局
2-1, 2-n	従局
3	中央処理装置
4, 8-1~8-n	インターフェース制御回路
6	従局リセット信号生成回路
7	装置番号付与モード生成回路
9-1~9-n	リセット制御回路
10-1~10-n	装置番号設定制御回路
11-1~11-n	障害情報データ転送抑止回路

8

* 1 2	外部インターフェースバス
1 3	選択信号分配インターフェース
1 4	リセット信号分配インターフェース
ス	
1 5	装置番号付与モード分配インター
フェース	
a	リセット信号
b	装置番号情報
* c	障害情報

【図1】

